

## Methods and apparatus for analyzing periodic waveforms

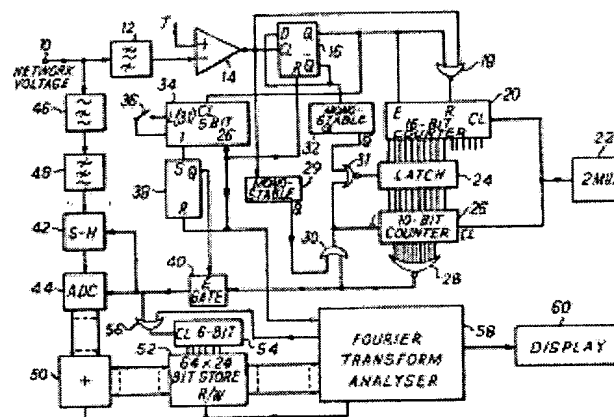
**Patent number:** DE3001499  
**Publication date:** 1980-08-28  
**Inventor:** LEY ANTHONY JOHN (FR); SARQUIZ PHILIPPE (FR)  
**Applicant:** SOLARTRON ELECTRONIC GROUP  
**Classification:**  
 - International: G01R29/00  
 - european: G01R23/16  
**Application number:** DE19803001499 19800117  
**Priority number(s):** FR19790003358 19790209

Also published as:

US4301404 (A)  
 GB2043269 (A)  
 FR2448722 (A)

Abstract not available for DE3001499  
 Abstract of corresponding document: **US4301404**

A waveform to be analyzed is repetitively sampled at corresponding instants in each of several cycles, and the samples from each cycle for a respective instant summed to derive an average value for that instant in one cycle of the waveform. The average values are then used for Fourier transform analysis, either by mathematical manipulation or by sequential correlation. The timing of the samples is determined by counting pulses from a high-frequency clock for one cycle of the waveform, truncating the count to remove the  $n$  least significant digits, and taking a sample every time a number of pulses equal to the truncated count has occurred (resulting in  $2n$  samples per cycle for a modulo 2 counter).



Data supplied from the esp@cenet database - Worldwide

**THIS PAGE BLANK (USPTO)**

Docket # S4-02P11627

Applic. # PCT/DE2003/002580

Applicant: MEIER, BERND ET AL.

Lerner and Greenberg, P.A.

Post Office Box 2480

Hollywood, FL 33022-2480

Tel: (954) 925-1100 Fax: (954) 925-1101

19 BUNDESREPUBLIK  
DEUTSCHLAND



DEUTSCHES  
PATENTAMT

2002P17627  
12 Patentschrift  
10 DE 30 01 499 C 2

51 Int. Cl.<sup>5</sup>:  
G 01 R 29/00 BZ  
G 01 R 23/16  
G 01 R 19/25

21 Aktenzeichen: P 30 01 499.4-35  
22 Anmeldetag: 17. 1. 80  
43 Offenlegungstag: 28. 8. 80  
46 Veröffentlichungstag  
der Patenterteilung: 20. 2. 92

DE 30 01 499 C 2

Innerhalb von 3 Monaten nach Veröffentlichung der Erteilung kann Einspruch erhoben werden

30 Unionspriorität: 32 33 31  
09.02.79 FR 7903358

73 Patentinhaber:  
Schlumberger Electronics (UK) Ltd., Farnborough,  
Hampshire, GB

74 Vertreter:  
Sparing, K., Dipl.-Ing.; Röhl, W., Dipl.-Phys.  
Dr.rer.nat., Pat.-Anwälte, 4000 Düsseldorf

72 Erfinder:  
Ley, Anthony John, Bievres, FR; Sarquiz, Philippe,  
Paris, FR

56 Für die Beurteilung der Patentfähigkeit  
in Betracht gezogene Druckschriften:  
DE 27 13 021 A1  
GB 15 40 160  
PERLMAN, Barry S., AUERBACH, Victor H.: A  
Phase-Locking Technique for Estimating the  
Ensemble Average of Time-Series Data. In: IEEE  
Trans. on Acoustics, Speech, and Signal  
Processing 1977, Vol. ASSP-25, Nr. 4, S. 295-299;

54 Verfahren und Schaltungsanordnung zum Analysieren der Wellenform eines periodischen Signals

DE 30 01 499 C 2

## Beschreibung

Die Erfindung bezieht sich auf ein Verfahren und eine Schaltungsanordnung zum Analysieren der Wellenform eines periodischen Signals gemäß dem Oberbegriff des Anspruchs 1 bzw. des Anspruchs 6.

Ein solches Verfahren bzw. eine solche Vorrichtung ermöglicht beispielsweise das Bestimmen des Oberwellengehalts in einem elektrischen Versorgungsnetz.

Bekannte Oberwellenanalysegeräte umfassen Überlagerungsfilter, in denen ein Oszillator mit variabler Frequenz so eingestellt wird, daß er mit jeder Harmonischen seinerseits ein Überlagerungssignal erzeugt bei einer Frequenz eines engen Bandpaßfilters. Demgemäß können Amplitude und Phase jeder Oberwelle bestimmt werden durch aufeinanderfolgende Messungen des Ausgangssignals vom Bandpaßfilter. Diese Technik ist langsam, da die einzelnen Oberwellen einzeln gemessen werden müssen, und erfordert einen Oszillator mit variabler Frequenz, der sehr stabil ist hinsichtlich Amplitude und Phase und entsprechend teuer ausgeführt werden muß.

Es ist auch bekannt, die Fourier-Transformation anzuwenden, um das Frequenzspektrum zu gewinnen (Frequenzfeldinformation aus Zeitfeldinformation), jedoch selbst eine konventionelle schnelle Fourier-Transformationsanalyse eines Musters von einer Sekunde der Netzwellenform würde mehrere tausend Abtastungen ergeben, was große Anforderungen sowohl an die Datenspeicherkapazität als auch an die Verarbeitungsgeschwindigkeit stellen würde.

Die Veröffentlichung IEEE Trans. on Acoustics, Speech, and Signal Processing 1977, Vol. ASSP-25, Nr. 4, S. 295—299 offenbart ein Verfahren entsprechend dem Oberbegriff des Patentanspruchs 1. Die Fourier-Transformation wird auf jeden einzelnen Abtastwert angewandt, und die so gewonnenen transformierten Werte werden anschließend gemittelt.

Aufgabe der Erfindung ist es, ausgehend von diesem Stand der Technik ein Verfahren anzugehen, das mit geringerem Rechenaufwand auskommt.

Die Lösung gemäß der Erfindung ist im Patentanspruch 1 definiert; Patentanspruch 6 definiert analog dazu die Vorrichtungsaspekte.

Demgemäß wird das zu analysierende Signal repetitiv an einander entsprechenden Phasenwinkeln in jeder von einer Mehrzahl von Perioden abgetastet und aufsummiert, um einen Mittelwert zu bilden. Erst diese Mittelwerte werden der Fourier-Transformation unterworfen.

Die Erfindung wird nachstehend unter Bezugnahme auf die beigelegten Zeichnungen im einzelnen erläutert.

Fig. 1 ist ein schematisiertes Blockdiagramm einer Anordnung für die Analyse des Oberwellenanteils einer Netzspannung, und

Fig. 2 zeigt Zeitdiagramme der Signalverläufe an bestimmten Punkten der Schaltung nach Fig. 1.

Die nach dem erfindungsgemäßen Verfahren arbeitende Anordnung nach Fig. 1 dient dazu, Amplitude und Phasenlage von Oberwellen einer Netzfrequenz, beispielsweise 220 V/50 Hz, relativ zu der Grundfrequenz zu bestimmen.

Die Netzspannung wird an den Eingang 10 der Anordnung angelegt und beaufschlagt ein Bandfilter 12 mit einem auf 50 Hz zentrierten Durchlaßband. Der Ausgang des Filters ist mit einem Eingang eines Komparators 14 verbunden, an dessen anderem Eingang eine Bezugsspannung T liegt, gleich dem Mittelwert der vom

Filter 12 gelieferten Spannung (dieser Mittelwert kann möglicherweise Null sein, je nachdem, ob das Filter 12 den Pegel der Netzspannung verschiebt).

Der Ausgang des Komparators 14 ist mit dem Takteingang eines D-Flip-Flops 16 und einem Eingang eines NICHT-ODER-Gatters 18 verbunden. Der Q-Ausgang des Flip-Flops 16 ist mit dem anderen Eingang des NICHT-ODER-Gatters 18 verbunden, während sein Q-Ausgang rückgekoppelt ist auf den D-Eingang des Schaltkreises 16, der deshalb als ein Teiler mit einem Teilungsverhältnis von 2 arbeitet.

Der Q-Ausgang des Flip-Flops 16 ist ferner angekoppelt zum Entsperren eines 16-Bit-Zählers 20, um Impulse zu zählen, welche an den Zähler von einem 2-MHz-Impulsgenerator 22 geliefert werden, und der Ausgang des NICHT-ODER-Gatters 18 ist verbunden mit einem Rücksetzeingang des Zählers 20.

Die zehn höchststelligen Bits des Zählers 20 werden über eine Koppelschaltung 24 auf einen 10-Bit-Zähler 26 gegeben, an dem außerdem die 2-MHz-Impulse vom Generator 22 anliegen. Die zehn Ausgänge des Zählers 26 sind mit einem zehn Eingänge aufweisenden NICHT-ODER-Gatter 28 verbunden, und der Ausgang dieses Gatters 28 wird zusammen mit dem Ausgang eines monostabilen Multivibrators 29, der vom Ausgang des Komparators 14 triggerbar ist, auf ein ODER-Gatter 30 gekoppelt, das den Ladeeingang des Zählers 26 steuert sowie über ein NICHT-ODER-Gatter 31 die Koppelschaltung 24. Ein weiterer Eingang des NICHT-ODER-Gatters 31 empfängt ein Signal vom Q-Ausgang eines monostabilen Multivibrators 32, der vom Q-Ausgang des Flip-Flops 16 getriggert wird.

Der Q-Ausgang dieses Flip-Flops 16 ist verbunden mit dem Takteingang eines 5-Bit-Zählers 34, der auf einen Zählstand von 31 gesetzt werden kann durch einen handbetätigbaren Schalter 36 und so ausgebildet ist, daß er Ausgangssignale bei den Zählständen 1 und 26 liefert.

Der Ausgang für den Zählstand 1 ist angekoppelt an den Setzeingang eines bistabilen Schaltkreises 38, und der Ausgang für den Zählstand 26 ist gekoppelt mit den Rücksetzeingängen sowohl dieses bistabilen Schaltkreises 38 als auch des Flip-Flops 16.

Der Q-Ausgang des bistabilen Schaltkreises 38 ist zum Entsperren eines Gatters 40 angekoppelt, um Signale vom Ausgang des NICHT-ODER-Gatters 28 zu übertragen zum Triggern eines Abtast- und Haltekreises 42 sowie eines Analog-Digital-Umsetzers 44. Der Abtast- und Haltekreis 42 empfängt die Netzspannung vom Eingang 10 über ein Sperrfilter 46, das so abgestimmt ist, daß 50-Hz-Signale gesperrt werden, und über ein Tiefpaßfilter 48, das abgestimmt ist zum Dämpfen von Signalen oberhalb 1500 Hz.

Der Analog-Digital-Umsetzer 44 erzeugt ein 12-Bit-Digitalsignal, das repräsentativ ist für die Höhe des Analog-Signals, das an ihm vom Abtast- und Haltekreis 42 angelegt wird, und überträgt dieses Digital-Signal auf einen Digital-Addierkreis 50. Dieser Addierkreis 50 dient dazu, dieses Digital-Signal aufzusummieren mit einem weiteren ähnlichen Signal, das an ihn angelegt wird von einem Speicher 52, und dann das Resultat wieder in den Speicher 52 zurückzuführen.

Der Speicher 52 weist vierundsechzig Speicherplätze auf, jeweils mit einer Kapazität von 24 Bits, und der jeweilige Speicherplatz, von welchem ein Signal zum Addierkreis 50 übertragen wird, und auf dem die resultierende Summe zu speichern ist (unter Steuerung durch Signale, die angelegt sind an einen R/W-Eingang) wird

identifiziert durch ein 6-Bit-Signal, erzeugt in einem Zähler 54. Dieser Zähler 54 kann über ein ODER-Gatter 56 getaktet werden entweder durch die Signale, die vom Gatter 40 übertragen werden, oder durch Signale, die von einem Fourier-Transformationsanalysekreis geliefert werden.

Der Analysekreis 58 ist so ausgebildet, daß er getriggert wird von dem Signal, das den Zählstand 26 im Zähler 34 anzeigt, und daß er die vierundsechzig 24-Bit-Digitalsignale empfängt und analysiert, die im Speicher 52 gehalten werden. Wie in Fig. 1 dargestellt, könnte die Analyse dieser Digital-Signale die schnelle Fourier-Transformation (FFT) verwenden, in welchem Falle der Analysekreis 58 eine Digitaldarstellung einer  $64 \times 64$  Term Fourier-Transformation-Matrix enthielte (jeder Term ist eine komplexe Zahl), oder das Resultat einer entsprechenden mathematischen Manipulation derselben plus die notwendigen Schaltkreise für die Durchführung der arithmetischen Operationen, die beim Anwenden der Matrix auf die vom Speicher 52 empfangenen Digital-Signale involviert wären. Alternativ könnte der Analysekreis 58 die Fourier-Transformation in sequentieller Weise durchführen mittels Korrelation der Wellenform, repräsentiert durch die Digitalsignale im Speicher 52, mit Sinuswellen bei den Frequenzen des Harmonischen, für welche Amplituden- und Phaseninformation benötigt werden. In jedem dieser Fälle sind Auslegung und Arbeitsweise der Schaltkreise 50, 52 und 58 bekannt und brauchen hier deshalb nicht näher erläutert zu werden.

Die Ergebnisse der vom Schaltkreis 58 durchgeführten Analyse, nämlich Amplitude und Phase der Harmonischen der Netzfrequenz relativ zur Grundfrequenz, werden zu einer Anzeigeanordnung 60 übertragen, um die Wiedergabe in irgendeiner gewünschten Weise zu bewirken, beispielsweise durch Digitalanzeige und/oder in ausgedruckter Form.

Nachstehend wird die Arbeitsweise der Schaltungsanordnung gemäß Fig. 1 unter gleichzeitiger Bezugnahme auf Fig. 2 erläutert, die Signalverläufe an bestimmten Punkten der Schaltungsanordnung darstellt. Aus Gründen der Deutlichkeit ist in Fig. 2 nur jeder vierte Abtastwert pro Periode der Netzfrequenz dargestellt; wie zu erläutern, gewinnt die Schaltungsanordnung in Wirklichkeit 64 Abtastwerte pro Periode.

Die am Eingang 10 liegende Netzspannung wird vom Bandpaßfilter 12 gefiltert, um Rauschen und die Oberschwingungsanteile des an dem Komparator 14 angelegten Signals zu dämpfen, damit die Möglichkeit eliminiert wird, daß Rauschen oder Oberwellen einen unerwünschten Betrieb des Komparators 14 auslösen. Jedes Mal, wenn das gefilterte Signal den Wert der Bezugsspannung T (Fig. 2a) durchläuft, ändert der Komparator 14 seinen Zustand (Fig. 2b).

Solange die Anordnung keine Messung durchführt, verharrt der Zähler 34 beim Zählstand 26 und hält damit das Flip-Flop 16 in rückgesetztem Zustand mit niedrigem Logikpegel am Q-Ausgang. Wenn ein Meßvorgang eingeleitet werden soll, wird der Schalter 36 betätigt, und damit der Zähler 34 auf den Zählstand 31 gebracht, womit auch das Rücksetzsignal am Flip-Flop 16 entfällt.

Daraufhin takten die ins Positive gehenden Wellenzüge am Ausgang des Komparators 14 den Flip-Flop 16, der beginnt, komplementäre Ausgangssignale mit 25 Hz zu erzeugen (Fig. 2c und 2d).

Wenn der Q-Ausgang (Fig. 2c) des Flip-Flops 16 auf hohem Logikpendel liegt (d. h. während einer Periode der Netzfrequenzwellenform), zählt der Zähler 20 die

Impulse vom Generator 22. Wenn die Netzfrequenz auf ihrem Nennwert von 50 Hz liegt, zählt der Zähler während Perioden von jeweils 20 Millisekunden, womit sich dann ein Gesamtzählstand von 40 000 Impulsen ergibt. Am Ende einer solchen Zählperiode, die definiert wird durch den Sprung auf niedrigen Logikpegel des Q-Ausgangs von Flip-Flop 16, wird der monostabile Multivibrator 32 vom Q-Ausgang des Flip-Flops 16 getriggert, der auf hohem Logikpegel springt (Fig. 2d). Der monostabile Multivibrator 32 liefert dann einen kurzen, ins Negative gehenden Impuls von seinem Q-Ausgang (Fig. 2f) an das NICHT-ODER-Gatter 31, das seinerseits die Koppelschaltung 24 (Fig. 2h) solange entsperrt, solange kein Signal am Ausgang des ODER-Gatters 30 steht. Die Koppelschaltung 24 reagiert mit Speicherung der höchststelligen zehn Digits des Endzählstandes im Zähler 20, wonach der Zähler 20 auf Null zurückgesetzt wird vom NICHT-ODER-Gatter 18 (Fig. 2e), womit er vorbereitet ist für eine weitere Zählperiode.

Jedes Mal, wenn der Ladeeingang des Zählers 26 entsperrt wird (weiter unten erläutert), wird der Zählstand, gespeichert in der Koppelschaltung 24, in den Zähler 26 kopiert, der dann abwärts zählt von der betreffenden Zahl im Ansprechen auf Impulsen vom Generator 22. Wenn der Zähler 26 diese Zahl von Impulsen empfangen hat, wird sein Ausgang Null und das NICHT-ODER-Gatter 28 erzeugt einen Ausgangsimpuls, der über das ODER-Gatter 30 auf den Ladeeingang des Zählers 26 übertragen wird, damit der Zähler 26 veranlaßt wird, auf die in der Koppelschaltung 24 gespeicherte Zahl wieder gesetzt zu werden. Demgemäß erzeugt das NICHT-ODER-Gatter 28 einen Impulszug (Fig. 2d), dessen Pulsfolgefrequenz in Beziehung steht mit der Zahl, mit der der Zähler 26 immer dann geladen wird, wenn er Null erreicht. Jeder Impuls (Fig. 2g), der den Ladeeingang des Zählers 26 entsperrt, sperrt zugleich das NICHT-ODER-Gatter 31 (Fig. 2h) und verhindert, daß irgendwelche Impulse vom monostabilen Multivibrator 32 (Fig. 2f) durchgelassen werden, womit sichergestellt wird, daß der Inhalt der Koppelschaltung 24 sich nicht ändert, während der Zähler 26 geladen wird.

Wie oben erwähnt, weist der Zähler 20 eine Kapazität von 16 Bit auf, während der Zähler 26 nur eine 10-Bit-Kapazität besitzt und nur die zehn höchststelligen Bits vom Zähler 20 über die Koppelschaltung 24 empfängt. Während des Abwärtszählens im Zähler 26 jedoch wird dem niedrigststelligen dieser zehn Bits die gleiche Wirkung zugeordnet, wie dem niedrigststelligen Bit im vollen 16-Bit-Zählstand des Zählers 20. Die Wirkung dieser Maßnahme besteht darin, den Zählstand im Zähler 20 durch vierundsechzig ( $2^6$ ) zu dividieren, während des Transfers über die Koppelschaltung 24. Demgemäß ist die Zahl von Impulsen, die der Zähler 26 zwischen jedem Impuls vom NICHT-ODER-Gatter 28 zählt, immer ein Vierundsechzigstel der Zahl von Impulsen, die der Zähler 20, während einer Periode der Netzfrequenz zählt, und obwohl die Netzfrequenz zwischen 48 und 51 Hz schwanken kann, liefert das NICHT-ODER-Gatter 28 vierundsechzig gleichbeabstandete Impulse während jeder Periode der Netzfrequenz. Der monostabile Multivibrator 29 liefert einen zusätzlichen Impuls an den Zähler 26 zu Beginn jeder Netzfrequenzperiode, um diese Synchronisation zwischen den Impulsen vom NICHT-ODER-Gatter 28 und der Netzfrequenz aufrechtzuerhalten.

Bei jeder Entsperrung des Zählers 20 wird auch der Zähler 34 getaktet, um seinen Zählstand um eins zu erhöhen. Wenn dies das erste Mal nach Betätigung des

Schalters 36 geschieht, springt der Zählstand im Zähler 34 von 31 zurück auf 0. Demgemäß arbeiten für zwei Perioden der Netzfrequenz die Zähler 20 und 26 ohne irgendwelche sonstige Aktion in der Schaltungsanordnung, um die Erzeugung von Impulsen durch das NICHT-ODER-Gatter 28 sich stabilisieren zu lassen bei der entsprechenden Pulsfolgefrequenz. Am Ende dieser beiden Perioden wird der Zähler 34 getaktet und erhöht den Zählstand auf 1 (Fig. 2i). Dies bewirkt das Setzen des bistabilen Schaltkreises 38 (Fig. 2k), womit das Gatter 40 entsperrt wird zur Übertragung von Impulsen vom NICHT-ODER-Gatter 28 auf den Abtast- und Haltekreis 42 und auf den Analog-Digital-Umsetzer 44 (Fig. 2l).

Im Ansprechen auf jeden Impuls erfolgt im Schaltkreis 42 eine Abtastung des Eingangssignals von Klemme 10 und Erzeugung einer Digital-Angabe der Größe, wobei das Signal zunächst gefiltert worden war, um die Grundfrequenzkomponente zu dämpfen (im Filter 46) und Hochfrequenzrauschen auszuschneiden (im Filter 48). Gleichzeitig takten die Impulse den Zähler 54 über ODER-Gatter 56, so daß für jeden aufeinanderfolgenden Abtastwert, der digitalisiert wird durch den Umsetzer 44, ein aufeinanderfolgender Speicherplatz im Speicher 52 vom Zähler 54 adressiert wird. Mit der Übertragung der digitalisierten Werte auf den Addierkreis 50 durch den Umsetzer 44 überträgt der Addierkreis 50 ein "Lese"-Signal zum R/W-Eingang des Speichers 52 und veranlaßt diesen, den Inhalt der adressierten Speicherstelle zum Addierkreis 50 zu übertragen. Nachdem der Addierkreis 50 den digitalisierten Abtastwert zu der Zahl addiert hat, die er vom Speicher 52 empfangen hat, führt er den Wert des Resultats zum Speicher 52 zurück, zusammen mit einem "Einschreib"-Signal an den R/W-Eingang, so daß das Ergebnis gespeichert wird und zur Addition zu einem weiteren Abtastwert bereitsteht, wenn das nächste Mal der Speicherplatz adressiert wird.

Wie oben erwähnt, ist die Pulsfolgefrequenz, mit der die Kreise 42 und 44 getriggert werden, und der Zähler 54 getaktet wird, immer vierundsechzig pro Periode der Netzfrequenz. Da der Speicher 52 vierundsechzig Speicherplätze aufweist, wird jeder im wesentlichen beim gleichen Phasenwinkel während aufeinanderfolgender Perioden der Netzfrequenz adressiert. Wie Fig. 2a zeigt, die nur jeden vierten Abtastwert darstellt, würde der vierte Wert oder die vierte Probe in der ersten Periode, mit  $A_1$  bezeichnet, auf dem Speicherplatz mit der Adresse 000011 (Dezimal 3) gespeichert. In ähnlicher Weise würde der Wert  $B_1$  am Speicher mit der Adresse 000111 gespeichert usw. durchgehend bis zum letzten Wert in der Periode  $P_1$ , der an der Speicheradresse 111111 gespeichert würde. An diesem Punkt würde die Netzfrequenz mit einer weiteren Periode beginnen, und der Zähler 54 würde auf Null rückgesetzt werden durch den nächsten Impuls vom Gatter 40. Demgemäß würde der vierte Wert in dieser nächsten Periode  $A_2$  zu dem Wert (nämlich  $A_1$ ) addiert werden, das bereits unter der Speicheradresse 000011 gespeichert ist, usw. für alle Abtastwerte oder Proben durchlaufend bis  $P_2$ .

Dieser Vorgang wiederholt sich für aufeinanderfolgende Perioden der Netzfrequenz, wobei die Werte A beispielsweise in jedem Zyklus unter der Speicheradresse 000011 akkumuliert würden, die Werte B unter Speicheradresse 000111 und die Werte P unter Speicheradresse 111111.

Am Ende der fünfzigsten Periode der Netzfrequenz, während der Wert von  $A_{50}$  bis  $P_{50}$  zu den vorher abgetasteten Werten addiert worden sind, wird der Zähler 34

getaktet und zählt um eins weiter auf den Zählstand 26 (Fig. 2j). Daraufhin wird der bistabile Schaltkreis 38 zurückgesetzt, das Gatter 40 wird geschlossen (Fig. 2k und 2l) und entsprechendes gilt für den Flip-Flop 16, der dann rückgesetzt gehalten wird und nicht mehr länger den Zähler 20 entsperren oder den Zähler 34 takten kann.

Der Speicher 52 enthält nun vierundsechzig Zahlen, welche die Akkumulation von genau vierundsechzig Abtastwerten von jeder von fünfzig aufeinanderfolgenden Perioden der Netzfrequenz enthalten, gerade so, als wären diese Perioden genau einander überlagert worden. Die resultierende "mittlere" Wellenform, repräsentiert durch diese Zahlen, weist eine Amplitude auf, die fünfzigmal größer ist als die irgendeiner Periode der Netzfrequenz, sowie ein Signalrauschverhältnis, das etwa siebenmal besser ist.

Wenn der Zähler 34 den Zählstand 26 erreicht, triggert er auch den Analyseschaltkreis 58, der dann beginnt, den Zähler 54 über ODER-Gatter 56 zu takten, während ein Lese-Signal an den R/W-Eingang des Speichers 52 angelegt wird, um so die dort angespeicherten Zahlen zu extrahieren. Je nach der Betriebsweise des Schaltkreises 58 kann der Inhalt des Speichers 52 wiederholt während der Netzfrequenz ausgelesen werden.

Nach Beendigung der Analyse durch den Analysekreis 58 werden die Ergebnisse auf die Anzeige-Anordnung 60 zur Darstellung von Amplitude und Phasenwinkel jeder Oberwelle übertragen, beispielsweise in Dezibel und Grad relativ zur Netzfrequenzwellenform ausgedrückt. Diesbezüglich kann die vom Analysekreis 58 durchgeführte Operation eine Kompensation umfassen für die unvermeidliche Dämpfung durch das Sperrfilter 46 bezüglich der Harmonischen niedrigerer Ordnung.

Zusätzlich zur Verringerung des Rauscheffektes (einschließlich Quantisierungsrauschen, eingeführt durch den Analog-Digital-Umsetzer 44) führt die oben beschriebene Technik der Mittelwertbildung aufeinanderfolgender Perioden der Netzspannung auch zu einer Verringerung der Verarbeitung durch den Analysekreis 58, indem die Zahl von Abtastwerten oder Proben verringert wird, die dieser Verarbeitung unterworfen werden müssen, jedoch ohne irgendwelchen daraus herrührenden Verlust an Genauigkeit.

Die Zahl von Abtastungen pro Periode der Netzspannung hängt primär ab von der Zahl  $N$  der Harmonischen höchster Ordnung, die vom Analysekreis 58 abgeleitet werden muß, entsprechend der bekannten Beziehung  $n > 2N$  ( $N=1$  ist die Grundwelle). Wenn  $n$  so gewählt wird, daß es eine ganzzahlige Potenz von 2 ist, kann die oben beschriebene einfache Teilungstechnik bezüglich Zählern 20 und 26 verwendet werden. Demgemäß wäre zum Ableiten von Amplitude und Phase beispielsweise der ersten zwanzig Harmonischen (100 Hz bis 1050 Hz) ein Minimum von zweiundvierzig Abtastungen pro Periode erforderlich, und in diesem Falle würde, wie oben beschrieben, die Zahl vierundsechzig gewählt werden. Dies wiederum würde erfordern, daß der Analysekreis 58 unter Verwendung der FFT eine  $64 \times 64$  Fourier-Matrix benutzt. Jedoch nur die einundzwanzig ersten Reihen dieser Matrix würden tatsächlich angewandt werden, um die Amplituden und Phasen der gewünschten Harmonischen abzuleiten, womit eine weitere Einsparung im Rechnungsaufwand ermöglicht würde.

Zwar wurde die Schaltungsanordnung dargestellt und beschrieben in Ausdrücken von Funktionen einzelner Schaltkreise, doch könnten zahlreiche dieser Funktio-

nen, etwa jene des Zählers 34, des Addierkreises 50, des Speichers 52, des Zählers 54 und des Analysekreises 58, mittels eines entsprechend programmierten Mikroprozessors durchgeführt werden. Die Zähler 20 und 26 mit zugeordneten Schaltkreisen, welche die Abtast-Trigger-Impulse mit einem ganzzahligen Vielfachen der Netzfrequenz synchron mit dieser erzeugen, könnten ersetzt werden durch eine phasenverriegelte Schleife, die auf die Netzfrequenz verriegelt würde, und in diesem Fall mit einer Frequenz arbeiten würde, die das 64-fache der Netzfrequenz beträgt.

#### Patentansprüche

1. Verfahren zum Analysieren der Wellenform eines periodischen Signals, bei dem eine Fourier-Transformation auf Abtastwerte der Wellenform angewandt wird, um Amplitude und/oder Phasenlage mindestens einer Frequenzkomponente des periodischen Signals zu bestimmen, gekennzeichnet durch die Schritte:

- Erzeugen eines Abtastsignals mit einer Frequenz, die fortlaufend derart gesteuert wird, daß sie ein ganzzahliges Vielfaches der Grundfrequenz des periodischen Signals ist,
- Gewinnen von Abtastwerten während jeder von einer Mehrzahl von Perioden des Signals mit einer Abtastrate, die durch das genannte Abtastsignal bestimmt ist,
- Akkumulieren der phasengleichen Abtastwerte aus der Mehrzahl von Perioden, und
- Anwenden der Fourier-Transformation auf die akkumulierten Abtastwerte.

2. Verfahren nach Anspruch 1, dadurch gekennzeichnet, daß die Erzeugung des Abtastsignals folgende Schritte umfaßt:

- Zählen der Anzahl von Impulsen, die von einem Impulsgenerator während einer ganzen Zahl von Perioden des periodischen Signals erzeugt werden,
- Bilden des Quotienten aus der Anzahl der gezählten Impulse (Impulszahl) und dem ganzzahligen Vielfachen, und
- Erzeugen des Abtastsignals jedesmal dann, wenn von dem Impulsgenerator eine dem Quotienten entsprechende Zahl von Impulsen abgegeben worden ist.

3. Verfahren nach Anspruch 1 oder 2, dadurch gekennzeichnet, daß das ganzzahlige Vielfache die  $n$ -te Potenz einer Basis  $x$  ist, wobei  $n$  eine ganze Zahl ist.

4. Verfahren nach Anspruch 3, dadurch gekennzeichnet, daß die Basis  $x = 2$  ist.

5. Verfahren nach Anspruch 2 und 3 oder 2 und 4, dadurch gekennzeichnet, daß das Zählen der Anzahl von Impulsen eine Modulo- $x$ -Zählung ist, daß das Bilden des Quotienten aus der Impulszahl und dem ganzzahligen Vielfachen und der Schritt der Division der Zahl von Impulsen durch Zuordnen des  $i$ -ten Digits der Impulszahl (das erste Digit ist dabei dasjenige mit dem niedrigsten Stellenwert) zu einem neuen Stellenwert von  $x^{(i-n-1)}$  erfolgt, unter Außerachtlassung der  $n$  niedergerstelligen Digits der Impulszahl.

6. Anordnung zum Analysieren der Wellenform eines periodischen Signals mit einer Fourier-Transformationsschaltung zum Erfassen mindestens einer Frequenzkomponente des periodischen Si-

gnals, insbesondere zur Durchführung des Verfahrens nach einem der vorangehenden Ansprüche, gekennzeichnet durch eine Abtastschaltung (42) zum Ableiten von Abtastwerten in jeder von einer Mehrzahl von Perioden des periodischen Signals (Signalperioden) mit einer Abtastrate, die ein ganzzahliges Vielfaches der Signalfrequenz ist, und durch Summierschaltungen (50) zum Aufsummieren jeweils solcher Abtastwerte, die aus einander entsprechenden Abtastpunkten jeder der Signalperioden stammen, und durch Mittel zum Zuleiten der aufsummierten Abtastwerte zum Fourier-Transformationsschalter (58).

7. Anordnung nach Anspruch 6, gekennzeichnet durch einen Impulsgenerator (22), einen Zähler (20) zum Zählen der während einer ganzen Zahl von Perioden des periodischen Signals durch den Impulsgenerator gelieferten Impulsen sowie durch Schaltkreise (24, 26), die den Quotienten aus der gezählten Anzahl von Impulsen und dem ganzzahligen Vielfachen bilden und eine Abtastung des periodischen Signals durch die Abtastschaltung (42) immer dann bewirken, wenn von dem Impulsgenerator (22) eine Anzahl von Impulsen gleich diesem Quotienten geliefert worden ist.

8. Anordnung nach Anspruch 6 oder 7, dadurch gekennzeichnet, daß das ganzzahlige Vielfache die  $n$ -te Potenz einer Basis  $x$  ist, wobei  $n$  eine ganze Zahl ist.

9. Anordnung nach Anspruch 8, dadurch gekennzeichnet, daß  $x = 2$  ist.

10. Anordnung nach Anspruch 7 und 8 oder Anspruch 7 und 9, dadurch gekennzeichnet, daß der Zähler (20) ein Modulo- $x$ -Zähler ist, und daß die Schaltkreise (24, 26), die den Quotienten bilden, so ausgebildet sind, daß dem  $i$ -ten Digit der Impulszahl (mit dem ersten Digit als dem niedrigstelligen) ein neuer Stellenwert  $x^{(i-n-1)}$  zugeordnet wird, während die  $n$  niedergerstelligen Digits entfallen.

11. Anordnung nach Anspruch 10, dadurch gekennzeichnet, daß die Schaltkreise (24, 26), die den Quotienten bilden und die Abtastung bewirken, einen zweiten Modulo- $x$ -Zähler (26) umfassen, der um  $n$  weniger Stufen als der erste Zähler (20) enthält, daß der zweite Zähler (26) als Taktsignal die Impulse des Impulsgenerators (22) erhält und jeweils vom Wert des Quotienten ausgehend abwärts bis Null zählt, und daß jeweils beim Zählerstand Null eine Abtastung des periodischen Signals erfolgt.

12. Anordnung nach einem der Ansprüche 6 bis 11, dadurch gekennzeichnet, daß das periodische Signal der Abtastschaltung (42) über ein Sperrfilter (46) zum Dämpfen der Grundfrequenz des Signals zugeführt wird.

Hierzu 2 Seite(n) Zeichnungen

— Leerseite —

